

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2001177491 A**

(43) Date of publication of application: **29.06.01**

(51) Int. Cl.

**H04J 3/00**  
**H04B 10/00**  
**H04B 10/20**  
**H04L 7/08**

(21) Application number: **2000278745**

(22) Date of filing: **13.09.00**

(30) Priority: **17.09.99 JP 11263459**  
**04.10.99 JP 11283029**

(71) Applicant: **NIPPON TELEGR & TELEPH  
CORP <NTT>**

(72) Inventor: **TOMIZAWA MASAHITO**  
**KISAKA YOSHIKI**  
**MIYAMOTO YUTAKA**  
**ONO TAKASHI**  
**TOBA HIROSHI**

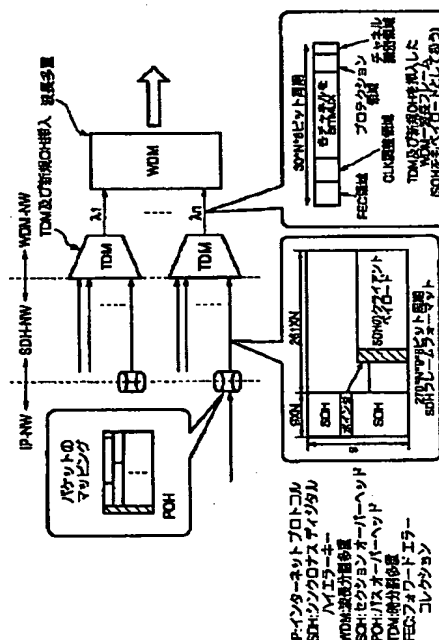
(54) **OPTICAL TRANSMISSION SYSTEM,  
SYNCHRONOUS MULTIPLEX TRANSMISSION  
SYSTEM AND SYNCHRONOUS MULTIPLEX  
TRANSMISSION METHOD**

(57) Abstract:

**PROBLEM TO BE SOLVED:** To realize an optical transmission system at a low transmission cost that meets various requirements of clients for a carrier side and simplifies signal processing for a multiplexer section while keeping transmission quality.

**SOLUTION:** Bit interleave multiplex processing is applied to each of frame data without notifying a section overhead(SOH) in a frame format in an SDH-NW, a new overhead consisting of a channel identification area, an FEC area, a CLK adjustment area and a protection area is added to a frame so as to configure the frame by one wavelength and the frames are wavelength- multiplexed and transmitted so as to allow a client to utilize the SOH as it is.

**COPYRIGHT: (C)2001,JPO**



2

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2001-177491

(P 2001-177491A)

(43) 公開日 平成13年6月29日 (2001. 6. 29)

(51) Int. Cl. <sup>7</sup>	識別記号	F I	テーマコード (参考)		
H O 4 J	3/00	H O 4 J	3/00	V	5K002
H O 4 B	10/00	H O 4 L	7/08	A	5K028
	10/20	H O 4 B	9/00	B	5K047
H O 4 L	7/08			N	

審査請求 有 請求項の数 3 1 O L

(全 2 3 頁)

(21) 出願番号 特願2000-278745 (P2000-278745)

(22) 出願日 平成12年9月13日 (2000. 9. 13)

(31) 優先権主張番号 特願平11-263459

(32) 優先日 平成11年9月17日 (1999. 9. 17)

(33) 優先権主張国 日本 (J P)

(31) 優先権主張番号 特願平11-283029

(32) 優先日 平成11年10月4日 (1999. 10. 4)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000004226

日本電信電話株式会社

東京都千代田区大手町二丁目3番1号

(72) 発明者 富沢 将人

東京都千代田区大手町二丁目3番1号 日本

電信電話株式会社内

(72) 発明者 木坂 由明

東京都千代田区大手町二丁目3番1号 日本

電信電話株式会社内

(74) 代理人 100064908

弁理士 志賀 正武

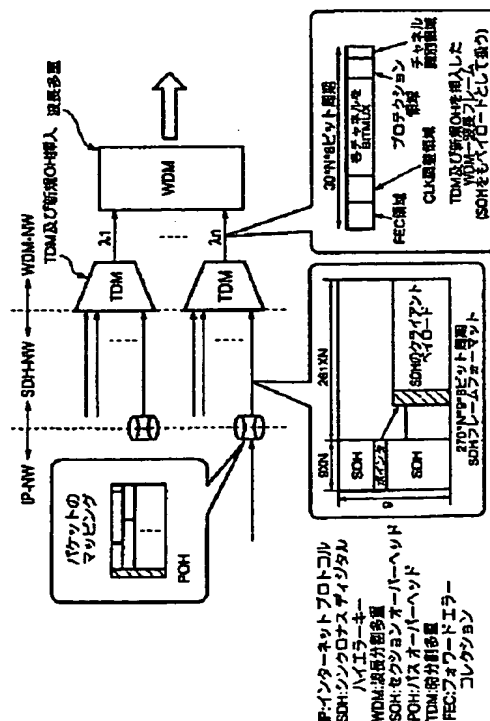
最終頁に続く

(54) 【発明の名称】 光伝送システム、同期多重伝送システム及び同期多重伝送方法

(57) 【要約】

【課題】 キャリア側に対するクライアントの様々な要求に応えるとともに、伝送品質を維持しつつ多重化部の信号処理を簡素化し、伝送コストが安価な光伝送システムを実現すること。

【解決手段】 SDH-NWにおけるフレームフォーマット中のセクションオーバーヘッド (SOH) を意識することなく、各フレームデータをビットインターリーブ多重するとともに、チャネル識別領域、FEC領域、CLK調整領域及びプロテクション領域からなる新規オーバーヘッドを付加して一波長分のフレームを構成し、これを波長多重して伝送することにより、SOHをクライアントがそのまま利用可能とする。



# 【特許請求の範囲】

【請求項1】 波長分割多重光伝送システムにおいて、クライアント側のオーバーヘッドを含む低速のクライアント信号全体をトランスパレントに時分割多重するとともに、新規オーバーヘッドを付加し、該時分割多重され、新規オーバーヘッドが付加された信号を一波長として波長分割多重伝送することを特徴とする光伝送システム。

【請求項2】 請求項1記載の光伝送システムにおいて、新規オーバーヘッドにフレーム同期あるいはチャネル選択用のビットを定義し、該ビットの挿入周期を短くすることを特徴とする光伝送システム。

【請求項3】 請求項2記載の光伝送システムにおいて、前記ビットの挿入周期はクライアントのフレーム周期より短いことを特徴とする光伝送システム。

【請求項4】 請求項1記載の光伝送システムにおいて、新規オーバーヘッドに誤り訂正符号用ビットを定義し、該誤り訂正を行うことを特徴とする光伝送システム。

【請求項5】 請求項4記載の光伝送システムにおいて、信号の品質劣化あるいは故障の検出を誤り訂正ビット数カウンタを用いて行うことを特徴とする光伝送システム。

【請求項6】 請求項1記載の光伝送システムにおいて、新規オーバーヘッドにクライアントのクロック周波数調整用のネガティブスタッフの時のデータ格納用のビットを定義し、また、ポジティブスタッフ時にはペイロード内にスタッフビットを挿入することを特徴とする光伝送システム。

【請求項7】 請求項6記載の光伝送システムにおいて、スタッフing情報を新規オーバーヘッドに定義することを特徴とする光伝送システム。

【請求項8】 請求項1記載の光伝送システムにおいて、時分割多重がビットインターリーブもしくはバイトインターリーブであることを特徴とする光伝送システム。

【請求項9】 請求項1記載の光伝送システムにおいて、伝送路故障時の自動復旧機能がクライアント毎にオプション化されていることを特徴とする光伝送システム。

【請求項10】 請求項1記載の光伝送システムにおいて、クライアント端末からのLANインターフェースを直接収容し、さらに低速インターフェース間あるいは対向装置の低速インターフェースへのルーティング機能を有することを特徴とする光伝送システム。

【請求項11】 請求項10記載の光伝送システムにおいて、クライアント端末からの低速信号を高速側のチャネルにマッピングした後に時分割多重することを特徴とする光伝送システム。

【請求項12】 請求項1記載の光伝送システムにおい

て、クライアント信号の低速入出力の監視制御をアナログ手段をもって行うことを特徴とする光伝送システム。

【請求項13】 請求項1記載の一波長の光伝送システムにおいて、リング型網構成とすることを特徴とする光伝送システム。

【請求項14】 請求項13記載の光伝送システムにおいて、方路設定用のクロスコネクトスイッチがセレクトで構成されていることを特徴とする光伝送システム。

【請求項15】 請求項13記載の光伝送システムにおいて、リング当たりのサブネットワーク監視制御をSNMP (Simple NetWork Management Protocol) で行うことを特徴とする光伝送システム。

【請求項16】 請求項15記載の光伝送システムにおいて、装置間のコネクションの管理がセクション毎のタイムスロットの使用状態により管理することを特徴とする光伝送システム。

【請求項17】 同期デジタル信号及び非同期デジタル信号を多重化するに際し、デジタル信号に新規オーバーヘッドを付加し、該オーバーヘッドを用いて正負スタッフ処理を行い、該デジタル信号を網同期クロックの周波数に同期化する手段、該同期化されたデジタル信号を時分割多重する手段、及び、多重分離し元のデジタル信号を復元する手段を具備することを特徴とする同期多重伝送システム。

【請求項18】 網同期クロックを供給するクロック供給部、

低速の光信号を光電変換し低速デジタル信号を再生する受信部、

低速デジタル信号に新規オーバーヘッドを付加し、該新規オーバーヘッドを用いて正負スタッフ処理を行い、低速デジタル信号の周波数を網同期クロックの周波数に同期化する周波数同期部、

同期化された複数の低速デジタル信号を時分割多重する多重変換部、

前記周波数同期部と前記多重変換部とを制御する共通制御部、

時分割多重された高速デジタル信号を光信号に変換し、通信路へ送信する送信部を具える多重装置、及び、高速の光信号を光電変換し、高速デジタル信号を再生する受信部、

高速デジタル信号を多重分離し、同期化された低速デジタル信号を再生する多重分離部、

同期化された低速デジタル信号に付加されている新規オーバーヘッドを参照し、正負スタッフ処理により同期化された低速デジタル信号を元の低速デジタル信号の周波数に変換する周波数復元部、

前記多重分離部と前記周波数復元部とを制御する共通制御部、

復元された低速デジタル信号を光信号に変換し、低速伝送装置へ送信する送信部を具える分離装置を具備する

ことを特徴とする請求項 17 に記載の同期多重伝送システム。

【請求項 19】 請求項 18 に記載の同期多重伝送システムにおいて、前記多重装置における非同期の低速デジタル信号が入力されるチャンネルのみに前記周波数同期部を具備し、前記分離装置における非同期の低速デジタル信号が出力されるチャンネルのみに前記周波数復元部を具備することを特徴とする同期多重伝送システム。

【請求項 20】 請求項 18 又は 19 に記載の同期多重伝送システムにおいて、前記周波数同期部が、クロックカウンタ、X ビットバッファメモリ、X-1 ビットバッファメモリ、制御パルス発生部、制御パルス発生コントローラ、負スタック用オーバーヘッド挿入部、スタック情報転送用オーバーヘッド挿入部、同期デジタル信号又は非同期デジタル信号である入力データからクロックを抽出するクロック抽出部、及び、装置クロック発生部を具備することを特徴とする同期多重伝送システム。

【請求項 21】 請求項 20 に記載の同期多重伝送システムにおいて、入力データが前記 X ビットバッファメモリ及び X-1 ビットバッファメモリ両者に蓄積され、入力データ信号のクロックが前記クロック抽出部により抽出され、抽出されたクロックが前記クロックカウンタによりカウントされ、クロックカウント結果が前記制御パルス発生コントローラに転送され、該制御パルス発生コントローラ内部でカウントクロック数と前記装置クロック発生部により決定しているクロック数との比較により前記制御パルス発生部が駆動されることを特徴とする同期多重伝送システム。

【請求項 22】 請求項 20 又は 21 に記載の同期多重伝送システムにおいて、クロックカウント数が規定数と一致している場合は、前記 X ビットバッファメモリからビットを順次読出し且つ X-1 バッファメモリからは読出しせず、前記スタック情報転送用オーバーヘッド挿入部にその旨を通知し、クロックカウント数が規定数より小さい場合は、X ビットバッファメモリからの読出しを一時中止し且つ X-1 バッファメモリからは読出しせず、前記スタック情報転送用オーバーヘッド挿入部にその旨を通知し、クロックカウント数が規定数より大きい場合は、X ビットバッファメモリへの書き込みを一時中止し且つ前記 X ビットバッファメモリ及び X-1 ビットバッファメモリ両者からビットを読出し、X-1 ビットバッファメモリからの読出し情報を前記負スタック用オーバーヘッド挿入部に転送し、前記スタック情報転送用オーバーヘッド挿入部にその旨を通知することを特徴とする同期多重伝送システム。

【請求項 23】 請求項 18 又は 19 に記載の同期多重伝送システムにおいて、前記周波数復元部が、伝送路

からクロックを抽出し該クロックを装置クロックに変換する装置クロック発生部、X ビットバッファメモリ、制御パルス発生部、制御パルス発生コントローラ、負スタック用オーバーヘッド読出し回路、スタック情報転送用オーバーヘッド読出し回路、負スタック用オーバーヘッド読出し回路の出力と X ビットバッファメモリの出力とを選択するセクタ回路、及び、電圧制御発振器を具備することを特徴とする同期多重伝送システム。

【請求項 24】 請求項 23 に記載の同期多重伝送システムにおいて、高速側からのデータが前記 X ビットバッファメモリに書込まれ、同時に、スタック情報転送用オーバーヘッド情報が前記スタック情報転送用オーバーヘッド読出し回路により読出され、読出されたスタック情報転送用オーバーヘッド情報が前記制御パルス発生コントローラに転送されることを特徴とする同期多重伝送システム。

【請求項 25】 請求項 23 に記載の同期多重伝送システムにおいて、スタック処理がない場合は、前記電圧制御発振器が装置内クロックと同期した周波数で X ビットバッファメモリからビットを順次読出し、正スタックが数回ある場合は、前記制御パルス発生コントローラが正スタック回数を長い時間で平均化処理し、前記電圧制御発振器を制御して読出しクロックを制御し、負スタックが数回ある場合は、前記制御パルス発生コントローラが負スタック回数を長い時間で平均化処理し、前記電圧制御発振器を制御して読出しクロックを制御し、同時に前記負スタック用オーバーヘッド読出し回路から情報を読出し、前記セクタ回路が前記 X ビットバッファメモリから前記負スタック用オーバーヘッド読出し回路に切替えて連続データ信号となるように制御することを特徴とする同期多重伝送システム。

【請求項 26】 デジタル信号に新規オーバーヘッドを付加し、該オーバーヘッドを用いて正スタック処理を行い、該デジタル信号の周波数を同期化する手段、該同期化されたデジタル信号を時分割多重化する手段、及び、多重分離し元のデジタル信号を復元する手段を具備することを特徴とする同期多重伝送システム。

【請求項 27】 請求項 18、19 又は 26 に記載の同期多重伝送システムにおいて、多重化信号を更に光時分割多重によって多重化することを特徴とする同期多重伝送システム。

【請求項 28】 請求項 18、19 又は 26 に記載の同期多重伝送システムにおいて、多重化信号を更に波長分割多重によって多重化することを特徴とする同期多重伝送システム。

【請求項 29】 請求項 27 に記載の同期多重伝送システムにおいて、多重化信号を更に波長分割多重によって多重化することを特徴とする同期多重伝送システム。

【請求項30】 同期デジタル信号及び非同期デジタル信号を多重化するに際し、デジタル信号に新規オーバーヘッドを付加し、該オーバーヘッドを用いて正負スタフ処理を行い、網同期クロックの周波数に同期化し、時分割多重して送信し、受信側で多重分離して元のデジタル信号を復元することを特徴とする同期多重伝送方法。

【請求項31】 同期デジタル信号及び非同期デジタル信号を多重化するに際し、デジタル信号に新規オーバーヘッドを付加し、該オーバーヘッドを用いて正スタフ処理を行い、周波数を同期化し、時分割多重して送信し、受信側で多重分離して元のデジタル信号を復元することを特徴とする同期多重伝送方法。

#### 【発明の詳細な説明】

##### 【0001】

【発明の属する技術分野】本発明は、波長分割多重 (Wavelength Division Multiplex: WDM) 方式のネットワーク (NW) に係り、特にクライアント信号をトランスペアレントに、かつ高品質、低コストで伝送する光伝送システム、同期多重伝送システム及び同期多重伝送方法に関する。

##### 【0002】

【従来の技術】光伝送システムにおいては既存のサービス信号を多重化するためのデジタルハイアラキとして、SDH (Synchronous Digital Hierarchy) が国際的に標準化されている。SDHは伝送速度156Mbit/sのSTM-1をベースとし、約10Gbit/sのSTM-64フレームフォーマットまで勧告化されようとしている (SDHのフレームフォーマットについては図1の右下のフォーマットを参照)。また、米国ではSDHと同様のSONET (Synchronous Optical Network) がデファクトスタンダードとなっており、国際標準のSDHと米国デファクトのSONETが光伝送の主流で、現在までにSONET/SDH仕様に準拠した光伝送システムが大量に導入されている。その結果、SONET/SDH市場が成熟し、SONET/SDHインタフェースカードのコストは大幅に下がっている。また、波長毎にチャンネルを割り当てるWDM技術が発展してきており、1本の光ファイバの多重度をさらに上げることが要求されている。

【0003】一方、コンピュータ業界、特にルータの技術の進歩は著しく、10Gbit/sクラスのスループットを持つルータが市場に出回るようになった。このルータはGbit/s以上の高速インタフェースを搭載しており、SONET/SDH、Fiber-Channel等の物理層技術が採用されている。従来の光伝送システムでは、コンピュータ通信に用いるパケットをSONET/SDHあるいはFiber-Channelにマッピングして、さらにWDMで束ねて伝送している。従来の光伝送システムにおける信号形式を図1に示

す。

【0004】図1では、SDHインタフェースを持つルータの内部でPoint-to-Point Protocol (PPP) 等を用いて、IP (Internet Protocol) -NW中のパケットをSDH-NWのフレームフォーマットのバーチャルコンテナに対応させてマッピングし、クライアント (Client) ペイロードとなし、これにパスオーバーヘッド (Path OverHead: POH) を付与してSDHフレームに格納するとともに、このコンテナの先頭位置を示すポインタをセクションオーバーヘッド (Section OverHead: SOH) に挿入してフレーム位相を示し、各SDHフレームを波長多重する構成となっている。なお、図1のSDHフレームフォーマットにおいて、Nとは156Mbit/sをベースとしたSTM多重度のことであり、156Mbit/sならばN=1、622Mbit/sならばN=4、2.4Gbit/sならばN=16、10Gbit/sならばN=64である。

【0005】光伝送システムにおいて、さらに多重度を増やしたい時には、周波数利用効率が問題となる。WDMは周波数軸上で固定的かつ離散的に使用する帯域を占有する方式であり、例えばITU標準では50GHzグリッドが決められている。これと比較して時分割多重 (TDM) はタイムスロットに各チャンネルを割り当てる方式で、周波数軸上で見ると連続的に使用する帯域を占有する方式である。WDM用の波長フィルタの精度にも依存するが、一般に、周波数利用効率を上げるために、波長多重する前に時分割多重することは有効な手段である。WDM-NWといってもエンドーエンド全光で伝送するのは、S/N劣化や波長分散、あるいは非線形光学効果のために将来的にも非現実的である。従って、WDM-NWのいたるところで3R機能、即ち識別再生機能、等化増幅機能、クロック抽出機能が必須となる。この時 WDM-NWの出入口でのTDMは、3R回路の種類と数を減らすという利点をも生じる。

【0006】次に、クロック同期機能についての従来技術について詳細を述べる。デジタル信号を経済的に目的地へ伝送するために、複数の低速デジタル信号を時分割多重し、一つの高速デジタル信号として伝送する。複数の低速デジタル信号を時分割多重するためには、各低速デジタル信号の周波数が正確に一致していることが必要である。各低速信号の周波数を同期させる方式には、スタフ同期方式と網同期方式とがある。

【0007】先ず、スタフ同期方式の原理を図8を用いて説明する。スタフ同期方式では、各低速デジタル信号を一時記憶し、全ての低速デジタル信号より若干高い周波数 $f_o$ で読出し、各周波数差 $f_o - f_i$ 、 $f_o - f_j$ 等に相当し情報を持たない余分のパルス (「スタフパルス」という) を付加し、各低速デジタル信号を周波数 $f_o$ に同期化させる。同期化された複数の低

速デジタル信号を時分割多重し、一つの高速デジタル信号として伝送する。スタンプパルスの付加についての情報を別に送ることにより、受信側で、スタンプパルスを除去して元の低速デジタル信号を復元することができる。スタンプパルスを除去することをデスタンプという。図9はスタンプ同期多重変換装置の構成を示すブロック図である。クロック抽出部411において、低速デジタル信号からクロック成分を抽出し、バッファメモリ412への書込みクロックを生成する。低速デジタル信号は、この書込みクロックに従ってバッファメモリ412に書込まれる。タイミング発生部413及びスタンプ制御部414によりバッファメモリ412からの読出しクロックが生成される。データは、この読出しクロックに従って書込まれた順に読出される。多重変換部415においては、読出しされた信号とスタンプパルスとが合成されて同期化信号が生成され、更に、複数の同期化信号が時分割多重されて高速デジタル信号が生成される。

【0008】位相比較部416において、バッファメモリ412への書込みクロックとバッファメモリ412からの読出しクロックとの位相が比較され、位相差に比例する電圧信号が出力される。読出しクロックの周波数が書込みクロックの周波数より高い場合には位相差が増大し、出力される信号の電圧が増加する。位相差が所定のしきい値を超えると、即ち位相比較部416から出力される信号の電圧が所定の値以上になると、スタンプ可能タイミングで指定されるフレーム内の特定の位置で読出しクロックを1ビット遅らせる正スタンプ処理が行われ、周波数同期される。図10はスタンプ同期多重分離装置の構成を示すブロック図である。多重分離部421において、多重化信号が多重分離されて複数の同期化信号になる。クロック抽出部422において、同期化信号からクロック成分が抽出され、バッファメモリ423への書込みクロックが生成される。伝送フレーム中にスタンプパルスが存在する場合には、デスタンプ制御部424によりスタンプパルス挿入位置で書込みクロックが1ビット遅らされる。スタンプパルス挿入位置では書込みクロックがなくなり、デスタンプされる。デスタンプ処理によりギャップが生じたクロックはフェーズロックループ425によって平滑化され、元の低速デジタル信号の周波数と等しい読出しクロックが再生される。この読出しクロックに従ってデータがバッファメモリ423から書込まれた順に読出され、低速デジタル信号が復元される。フェーズロックループ425は、位相比較部426、低域通過フィルタ427及び電圧制御発振部428を含む。このように、スタンプ同期方式の発明によりデジタル信号の時分割多重化伝送が可能になり、アナログ信号伝送を超える経済化が実現された。

【0009】一方、網同期方式とは、ネットワークの中における多重変換装置、交換機、端末装置等にネットワーク内の共通クロックを供給することにより、各装置の

処理機能を簡略化し、ネットワークの経済性及び柔軟性の向上を図るものである。ギガビット/秒領域までの全ての伝送速度における同期化を実現する多重化方式として、シンクロノスデジタルハイアラキー(SDH)が標準化されている。図11及び図12はSDHのSTMフレームを示す図である。STMフレームは、ネットワーク運用保守用に定義されたセクションオーバーヘッド431、ユーザー情報を格納するペイロード432及びペイロード内のユーザー情報434の先頭位置435を指し示すポインター433で構成される。SDHは網同期を前提としているが、情報の伝送に当たり、複数の電気通信事業者のネットワークを介することが必要で且つ各電気通信事業者のネットワークの共通クロック周波数が独立している場合にも安定した通信品質を提供するために、ポインターによるスタンプ同期機能が採用されている。

【0010】ポインターによる正スタンプ処理及び負スタンプ処理について、図13及び図14を用いて説明する。図13及び図14は図12と同様のSDHのSTMフレームを示す図である。図13に示すように、多重化する低速デジタル信号の周波数がSTMフレームのペイロードの周波数より若干低い場合は、ポインター441のポインターバイトの直後にスタンプバイト442を挿入する正スタンプ処理を行う。逆に図14に示すように、多重化する低速デジタル信号の周波数がSTMフレームのペイロードの周波数より若干高い場合は、ポインター451の最後のバイトにユーザー情報452を格納する負スタンプ処理を行う。また、多重化する低速デジタル信号の周波数がSTMフレームのペイロードの周波数と一致している場合は、スタンプ処理は行われない。このような正負スタンプ処理により周波数同期が実現され、同期デジタル伝送を行う場合においても、非同期デジタル信号を安定した通信品質で時分割多重化して伝送を行うことが可能になる。

#### 【0011】

【発明が解決しようとする課題】ここで、WDM-NWでのTDMにSDH多重装置を用いると、いくつかの問題が生じる。まず、キャリア(通信事業者)がネットワークを運用管理するために定義しているSOHがユーザ網の管理のために利用されるようになったことである。即ちSONET/SDHフレームのSOH部分をクライアントが独自に利用したいという要求が高まってきている。しかしながら、現状のSONET/SDH多重装置では、SOHはセクション毎に終端される、即ち書き換えられるため、一旦、キャリアの運用する装置に入った途端、クライアントの利用したい情報が失われることになる。また、ルータに搭載されている光インターフェースは完全なSDHでないことが多く、例えばクロック周波数調整に使用されているポインタ処理等が省かれているケースが多い。この時、SDH多重装置がポインタ処理をしてもルータ側のSDHでポインタが処理されない

ため、クロック周波数の違いによりビットスリップが頻繁に起こることになる。現状のルータの周波数精度（100ppm）はSDHのもの（20ppm）より1桁悪い。

【0012】さらに将来にも亘ってルータがSDHやFiber-Channelに特化したインターフェースを作り続けるかどうかは疑問であり、全く新しいフレームを搭載し、かつキャリア側のネットワークに接続を要求する可能性もあり得る。ファイバ断などの伝送路故障に対する要求もクライアントによってまちまちである。WDM網のクライアント側で、故障復旧機能をもっているものも存在する。たとえば前述のSDHは切替機能が規定されており、WDM側でかならずしも故障復旧機能の必要はない。

【0013】しかし一方、故障復旧機能が省かれている安いSDH装置なども市場に出回っており、WDM網側で故障を復旧してほしいという要求も十分考えられる。大容量化によって収容するクライアントの種類が増加したことにより、WDM網は、品質に対する要求の異なるクライアントを柔軟に収容しなければならない。一方、SDHは、ギガビット/秒領域までの全ての伝送速度における同期化を可能にしネットワークの経済性及び柔軟性を実現できるため、多くの電気通信事業者で採用されている。しかしながら、SDHの市場は成熟し、SDHインターフェースカードが非常に低価格になっていることから、ユーザーが自身でSDHインターフェースを使用し始めている。このため、電気通信事業者のネットワークにはオーバーヘッドトランスペアレンシが求められており、管理保守に使用していたオーバーヘッドを含むフレーム全体がユーザー信号となり、電気通信事業者はSDHの機能を使用できなくなってきた。従って、電気通信事業者は、周波数同期機能を実現していたSDHのポインター機能も使用できなくなってきた。

【0014】また、近年のルータの高速化により、電気通信事業者のネットワークが直接ルータを収容する可能性が出てきた。即ち、内蔵の発振器のクロックにより自走するルータを収容し、非同期デジタル信号を多重化する可能性が出てきた。ポインター機能を使用せずに非同期デジタル信号を多重化した場合、伝送フレームと多重化する非同期デジタル信号との周波数差が異なり、位相差がバッファメモリの容量を超えるとデータの二度読み或いは読み飛ばし等が起き、安定した通信品質を維持できなくなるという問題がある。

【0015】一方、電気通信事業者がSDHのオーバーヘッドを変更せずにポインター機能のみを用いて周波数同期を行う方法でも、オーバーヘッドトランスペアレンシを実現することができる。しかしながら、ポインター機能を持たないルータ用SDHインターフェースカードが市場に多く出回っており、このようなポインター機能を持たないインターフェースカードを実装したルータを

収容できなくなるという問題がある。

【0016】本発明は、このような事情を考慮してなされたもので、キャリア側のネットワークに対するクライアントの様々な要求に応えとともに、伝送品質を維持しつつ多重化部の信号処理を簡素化し、伝送コストが安価で超高速な伝送システム及び伝送方法を実現することを目的とする。さらに、ネットワークのオーバーヘッドトランスペアレンシを実現し、安定した通信品質で、同期しているユーザー信号と非同期のユーザー信号との時分割多重を可能にする伝送システム及び伝送方法を提供することを目的とする。

【0017】

【課題を解決するための手段】以上の問題を解決するために、請求項1記載の発明は、波長分割多重光伝送システムにおいて、クライアント側のオーバーヘッドを含む低速のクライアント信号全体をトランスペアレントに時分割多重するとともに、新規オーバーヘッドを付加し、該時分割多重され、新規オーバーヘッドが付加された信号を一波長として波長分割多重伝送する光伝送システムである。

【0018】請求項2記載の発明は、請求項1記載の発明において、新規オーバーヘッドにフレーム同期あるいはチャネル選択用のビットを定義し、該ビットの挿入周期を短くすることを特徴とする。

【0019】請求項3記載の発明は、請求項2記載の発明において、前記ビットの挿入周期がクライアントのフレーム周期より短いことを特徴とする。

【0020】請求項4記載の発明は、請求項1記載の発明において、新規オーバーヘッドに誤り訂正符号用ビットを定義し、該誤り訂正を行うことを特徴とする。

【0021】請求項5記載の発明は、請求項4記載の発明において、信号の品質劣化あるいは故障の検出を誤り訂正ビット数カウンタを用いて行うことを特徴とする。

【0022】請求項6記載の発明は、請求項1記載の発明において、新規オーバーヘッドにクライアントのクロック周波数調整用のネガティブスタッフの時のデータ格納用のビットを定義し、また、ポジティブスタッフ時にはペイロード内にスタッフビットを挿入することを特徴とする。

【0023】請求項7記載の発明は、請求項6記載の発明において、スタッフング情報を新規オーバーヘッドに定義することを特徴とする。

【0024】請求項8記載の発明は、請求項1記載の発明において、時分割多重がビットインターリーブもしくはバイトインターリーブであることを特徴とする。

【0025】請求項9記載の発明は、請求項1記載の発明において、伝送路故障時の自動復旧機能がクライアント毎にオプション化されていることを特徴とする。

【0026】請求項10記載の発明は、請求項1記載

の発明において、クライアント端末からのLANインターフェースを直接収容し、さらに低速インターフェース間あるいは対向装置の低速インターフェースへのルーティング機能を有することを特徴とする。

【0027】請求項11記載の発明は、請求項10記載の発明において、クライアント端末からの低速信号を高速側のチャンネルにマッピングした後に時分割多重することを特徴とする。

【0028】請求項12記載の発明は、請求項1記載の発明において、クライアント信号の低速入出力の監視制御をアナログ手段をもって行うことを特徴とする。

【0029】請求項13記載の発明は、請求項1記載の発明において、リング型網構成とすることを特徴とする。

【0030】請求項14記載の発明は、請求項13記載の発明において、方路設定用のクロスコネクタスイッチがセレクトで構成されていることを特徴とする。

【0031】請求項15記載の発明は、請求項13記載の発明において、リング当たりのサブネットワーク監視制御をSNMP (Simple NetWork Management Protocol) で行うことを特徴とする。

【0032】請求項16記載の発明は、請求項15記載の発明において、装置間の接続の管理をセクション毎のタイムスロットの使用状態により管理することを特徴とする。

【0033】請求項17記載の発明は、同期デジタル信号及び非同期デジタル信号を多重化するに際し、デジタル信号に新規オーバーヘッドを付加し、該新規オーバーヘッドを用いて正負スタッフ処理を行い、該デジタル信号を網同期クロックの周波数に同期化する手段、該同期化されたデジタル信号を時分割多重する手段、及び、多重分離し元のデジタル信号を復元する手段を具備することを特徴とする同期多重伝送システムである。

【0034】請求項18記載の発明は、請求項17記載の発明において、網同期クロックを供給するクロック供給部、低速の光信号を光電変換し低速デジタル信号を再生する受信部、低速デジタル信号に新規オーバーヘッドを付加し、該新規オーバーヘッドを用いて正負スタッフ処理を行い、低速デジタル信号の周波数を網同期クロックの周波数に同期化する周波数同期部、同期化された複数の低速デジタル信号を時分割多重する多重変換部、前記周波数同期部と前記多重変換部とを制御する共通制御部、時分割多重された高速デジタル信号を光信号に変換し、通信路へ送信する送信部を具える多重装置、及び、高速の光信号を光電変換し、高速デジタル信号を再生する受信部、高速デジタル信号を多重分離し、同期化された低速デジタル信号を再生する多重分離部、同期化された低速デジタル信号に付加されている新規オーバーヘッドを参照し、正負スタッフ処理によ

り同期化された低速デジタル信号を元の低速デジタル信号の周波数に変換する周波数復元部、前記多重分離部と前記周波数復元部とを制御する共通制御部、復元された低速デジタル信号を光信号に変換し、低速伝送装置へ送信する送信部を具える分離装置を具備することを特徴とする。

【0035】請求項19記載の発明は、請求項18記載の発明において、前記多重装置における非同期の低速デジタル信号が入力されるチャンネルのみに前記周波数同期部を具え、前記分離装置における非同期の低速デジタル信号が出力されるチャンネルのみに前記周波数復元部を具えることを特徴とする。

【0036】請求項20記載の発明は、請求項18又は19に記載の発明において、前記周波数同期部が、クロックカウンタ、Xビットバッファメモリ、X-1ビットバッファメモリ、制御パルス発生部、制御パルス発生コントローラ、負スタッフ用オーバーヘッド挿入部、スタッフ情報転送用オーバーヘッド挿入部、同期デジタル信号又は非同期デジタル信号である入力データからクロックを抽出するクロック抽出部、及び、装置クロック発生部を具えることを特徴とする。

【0037】請求項21記載の発明は、請求項20記載の発明において、入力データが前記Xビットバッファメモリ及びX-1ビットバッファメモリ両者に蓄積され、入力データ信号のクロックが前記クロック抽出部により抽出され、抽出されたクロックが前記クロックカウンタによりカウントされ、クロックカウント結果が前記制御パルス発生コントローラに転送され、該制御パルス発生コントローラ内部でカウントクロック数と前記装置クロック発生部により決定しているクロック数との比較により前記制御パルス発生部が駆動されることを特徴とする。

【0038】請求項22記載の発明は、請求項20又は21に記載の発明において、クロックカウント数が規定数と一致している場合は、前記Xビットバッファメモリからビットを順次読出し且つX-1ビットバッファメモリからは読出しせず、前記スタッフ情報転送用オーバーヘッド挿入部にその旨を通知し、クロックカウント数が規定数より小さい場合は、Xビットバッファメモリからの読出しを一時中止し且つX-1ビットバッファメモリからは読出しせず、前記スタッフ情報転送用オーバーヘッド挿入部にその旨を通知し、クロックカウント数が規定数より大きい場合は、Xビットバッファメモリへの書込みを一時中止し且つ前記Xビットバッファメモリ及びX-1ビットバッファメモリ両者からビットを読出し、X-1ビットバッファメモリからの読出し情報を前記負スタッフ用オーバーヘッド挿入部に転送し、前記スタッフ情報転送用オーバーヘッド挿入部にその旨を通知することを特徴とする。

【0039】請求項23記載の発明は、請求項18又は



19に記載の発明において、前記周波数復元部が、伝送路からクロックを抽出し該クロックを装置クロックに変換する装置クロック発生部、Xビットバッファメモリ、制御パルス発生部、制御パルス発生コントローラ、負スタップ用オーバーヘッド読出し回路、スタップ情報転送用オーバーヘッド読出し回路、負スタップ用オーバーヘッド読出し回路の出力とXビットバッファメモリの出力とを選択するセレクタ回路、及び、電圧制御発振器を具えることを特徴とする。

【0040】請求項24記載の発明は、請求項23記載の発明において、高速側からのデータが前記Xビットバッファメモリに書込まれ、同時に、スタップ情報転送用オーバーヘッド情報が前記スタップ情報転送用オーバーヘッド読出し回路により読出され、読出されたスタップ情報転送用オーバーヘッド情報が前記制御パルス発生コントローラに転送されることを特徴とする。

【0041】請求項25記載の発明は、請求項23に記載の発明において、スタップ処理がない場合は、前記電圧制御発振器が装置内クロックと同期した周波数でXビットバッファメモリからビットを順次続出し、正スタップが数回ある場合は、前記制御パルス発生コントローラが正スタップ回数を長い時間で平均化処理し、前記電圧制御発振器を制御して読出しクロックを制御し、負スタップが数回ある場合は、前記制御パルス発生コントローラが負スタップ回数を長い時間で平均化処理し、前記電圧制御発振器を制御して読出しクロックを制御し、同時に前記負スタップ用オーバーヘッド読出し回路から情報を読出し、前記セレクタ回路が前記Xビットバッファメモリから前記負スタップ用オーバーヘッド読出し回路に切替えて連続データ信号となるように制御することを特徴とする。

【0042】請求項26記載の発明は、デジタル信号に新規オーバーヘッドを付加し、該オーバーヘッドを用いて正スタップ処理を行い、該デジタル信号の周波数を同期化する手段、該同期化されたデジタル信号を時分割多重する手段、及び、多重分離して元のデジタル信号を復元する手段を具備する同期多重伝送システムであることを特徴とする。

【0043】請求項27記載の発明は、請求項18、19又は26に記載の発明において、多重化信号を更に光時分割多重によって多重化することを特徴とする。

【0044】請求項28記載の発明は、請求項18、19又は26に記載の伝送システムにおいて、多重化信号を更に波長分割多重によって多重化することを特徴とする。

【0045】請求項29記載の発明は、請求項27に記載の発明において、多重化信号を更に波長分割多重によって多重化することを特徴とする。

【0046】請求項30記載の発明は、同期デジタル信号及び非同期デジタル信号を多重化するに際し、デ

ジタル信号に新規オーバーヘッドを付加し、該オーバーヘッドを用いて正スタップ処理を行い、網同期クロックの周波数に同期化し、時分割多重して送信し、受信側で多重分離して元のデジタル信号を復元することを特徴とする同期多重伝送方法である。

【0047】請求項31記載の発明は、同期デジタル信号及び非同期デジタル信号を多重化するに際し、デジタル信号に新規オーバーヘッドを付加し、該オーバーヘッドを用いて正スタップ処理を行い、周波数を同期化し、時分割多重して送信し、受信側で多重分離して元のデジタル信号を復元することを特徴とする同期多重伝送方法である。

【0048】

【発明の実施の形態】図2は本発明の伝送システムの第1の実施の形態、ここではポイント・ポイント構成を有するWDM-NWに適用した例を示す。図2において、10はWDM-NWであり、他のネットワークとの境界部（出入口）に配置されるTDM伝送装置（40 Gbit/s TDH System : 40 GTS）11と、波長分割多重分離装置（WDM-MUX/DMX）12と、WDM-NW10全体を管理するオペレーションシステム（40 G NE-OpS）13とを備えている。なお、40 GTS11は波長多重数、ここではnに対応した数だけ、境界部毎に実装される。ここで、一波長当たりのラインレートは40 Gbit/sとした。また、トリビュタリに接続されるクライアント信号としては、ビットレート2.4 Gbit/sあるいは10 Gbit/sとし、信号フォーマットはIPを収容したSONET/SDH、また、旧来のSONET/SDH、IP収容のGigabit-Ethernet（登録商標）（物理層はFiber-Channel）、あるいはさらに新しいフォーマットも収容することとする。つまりビットレートだけ決まっていればフォーマットインディペンデントである。

【0049】図2では、IP/SONETの例としてDPT (Dynamic Packet Transfer) リング21の一区間を40 Gbit/s × n波で伝送するアプリケーション (Dynamic packet transport technology and applications overview, <http://cio.cisco.co.jp/warp/public/c/cisco/mkt/servprod/opt/tech/dpta#wp.pdf>参照)

が、また、旧来のSONETの例としてOC-192のBLSR (Bi-directional Line Switched Ring) 22の一区間を同じように40 Gbit/s × n波で伝送するアプリケーションが、また、旧来のSDHの例としてSTM-16のLT (Line Terminating equipment) 23が、それぞれ40 GTSに接続される構成が示されている。また、クライアント端末 (Work Station : WS) 24がGSR (Gigabit Switched Router) 25を介してGBE (Gigabit Ethernet) 26で接続される構成が示されている。

【0050】クライアントのビットレートだけが決まっていれば収容可能となる本発明においては、以下の5つの技術的特徴がある。

(1) クライアントの使用しているオーバーヘッド (OH) を使わず、終端しないで時分割多重化する。

(2) 新規OHを定義してWDM一波長エンド・エンド区間の監視制御に用いる。この時、ビットレートはOHの追加の分だけ上昇する。

(3) 新規OHの中に、フレーム同期あるいはチャネル識別用のビット・バイトを設けて、所望のチャネルに分離する。

(4) 新規OHの中に、誤り訂正 (Forward Error Correction : FEC) 用ビット・バイトを設けて、伝送品質を向上させると同時に、FECの機能の一つである誤り訂正ビットカウンタ (FEC-PM) を用いてWDMの光チャネルの監視に用いる。

(5) 新規OHの中に、低速入力クロック調整のためのビットバイトを用意して、周波数の異なるクライアント信号をスリップなしに時分割多重分離する。

【0051】以上の技術的特徴について、図3に本発明の伝送システムにおける信号形式の一例を示す。本発明では図1に示した従来例の場合と異なり、WDM-NWの出入口にTDM機能及び新規OHの挿入・終端処理機能を備えたTDM伝送装置を配置する。これにより、クライアント側のSDH-NWで使用されているSOHをスルーにしながら、キャリア側のWDM-NWの監視保守ができる。前記(1)について、クライアントの入力のフレーム同期をとらない、つまり3Rのみとする。従来のSDH装置でも、さらに旧来のスタフ多重装置でも、低速入力信号のフレーム位相と多重装置のフレーム位相の制御を行っていた。SDHの場合はポインタによってフレーム位相のずれを指示していたし、スタフ多重の場合は全入力信号の位相を揃えていた。本発明では低速入力信号のフレーム位相は関知せず、ビット同期のみ、つまりクロック位相を揃えるのみで多重を行う。

【0052】図3において、クライアント側のSDHフレームは $270 \times N \times 9 \times 8$ ビットの125msの周期のフレームであるが、WDM側ではSDHフレームを意識せずに、任意の先頭位置からbitMUX (ビット多重化) し、新規OH、即ちFEC領域、CLK調整領域及びチャネル識別領域を挿入する。本実施の形態では、このTDM多重はビットインターリーブを用いる。ビットインターリーブ多重方式は、回路規模の面でバイト多重やセル多重あるいはパケット多重よりも有利である。なお、バイトインターリーブ多重を用いても良く、この場合、回路規模は大きくなるが、SDH多重との整合が図られる。具体的には1バイト中の同符号連続がSDHスクランブラにより、高い確率で回避できるという利点がある。ここで、この低速フレームを関知しない点に関し、一つの問題がある。それは低速区間の信号劣化が関

知できないことである。そこで本発明では、アナログの監視技術、即ちパワーモニタと光Q値モニタ (I. Shake, H. Takara, S. Kawanishi, and Y. Yamabayashi, "Optical signal quality monitoring method based on optical sampling", Electron Jett., Vol. 34, No. 22, 1998参照) を用いてその代替手段とする。これは従来の完全なデジタルモニタよりは精度が落ちるが、コストを下げることと、クライアントインディペンデントの要請によるものである。

【0053】前記(2)については、監視制御したい対象によりそのビット・バイトを定義する。本実施の形態では40G NE-OpSからの制御コマンドを装置に通知するための、あるいは装置からの警報を40G NE-OpSへ上げるためのDCC (Data Communication Channel) を主な対象とする。パフォーマンスモニタ用のパリティチェックビット・バイト、対向多重装置からの警報 (remote defect indication : RDI) 転送用のビット・バイト等を実装しても良い。前記(3)については、所望の信号を所望のチャネルに分離するためのデリミタであり、新規OHの中に定義する。この方式としてはSDHで使用されている、 $A1=F6$ 、 $A2=28$ のフレーム同期用のバイトを新規OHに挿入しても良いし、別のパターン識別方式でも良い。 $A1$ 、 $A2$ 方式を用いると、SDHで用いられていた回路と同様の設計ができるので、コスト的に有利で、技術的に成熟しているという利点がある。

【0054】また、フレーム同期用パターンの挿入周期をSDHのフレームより短くする (例えば、STM-16の一行分等) ことでSDHに比べて高速同期引き込みが可能となる。新規フレームの周期は、図3の例では $30 \times N \times 8$ ビット、即ちSDHフレームの約8分の1になっており、約8倍の速さで引き込みが可能となる。前記(4)については、新規OHの中の領域にFEC用のチェックビットを格納する。FECは伝送品質をデジタル手段で向上させる有効な手段であり、主に海底用として導入されている。ここで、FEC符号の種類は海底用のITU-G. 975のReed-Solomon (255, 239) 符号 (ITU-T Recommendation G. 975, Forward error correction for submarine systems, 1996参照) でも良いし、単一誤り訂正 (Single Error Correcting : SEC)、例えばHamming符号でも良いし、Bose-Chandhuri-Hocquenghem (BCH) -n (ここで $n > 1$ ) 符号でも良い。FEC符号は誤りを検出し、誤りビットを特定し、訂正するわけであるが、誤り検出機能をWDM区間のセクション監視手段に用いる。また、誤り訂正時にエラー訂正パルスを送出してEX-ORによりビットを反転させるのであるが、このエラー訂正パルスをカウントすることにより、クライアントにはエラーは出ていないが、実際の伝送路ではエラーがいくらかでているかのモニ

タ、即ち予防保全機能を実現する。これら誤り検出機能と訂正ビット数カウントを併せて40G NE-OPSに通知する機能をFEC-PMという。このFEC-PMの機能を用いてWDM区間の監視を行うことにより、SDH等で別途定義されていたパリティチェックビットが必要なくなり(あっても良い)、また、クライアントに見えない形で予防保全保守が可能となる。

【0055】前記(5)については、IP/SONETやGigabit-Ethernet等のルータ接続の場合の問題解決法である。ルータの周波数精度は従来のSDH装置の1/10程度であることは前に述べた。このようなクロック周波数精度の低速信号が入力してくると、TDMに特有の問題が発生する。即ち、低速入力信号は全て、多重装置のクロックの整数分の1でないと必ずビットスリップが起きるのである。このような問題は旧スタッフ同期方式でも見られた問題であり、旧スタッフ同期装置ではどの低速信号よりも早いクロックで読み出しを行い、余剰パルスを挿入していた。また、網同期となり、ネットワーク全体が同期しているはずのSDHにもポインタ処理にスタッフ機能があり、周波数の違いを吸収するために正負両スタッフ機能を実現されていた。特にSDHの場合は網同期が基本であるので、負スタッフ時にペイロード情報信号をポインタのH3バイトに書き込んだり、正負どちらのスタッフが発生したかの指示バイトがポインタに定義されている。本発明では基本的には網同期とし、周波数精度の低いあるいは周波数の合っていないルータ接続のためだけに、このスタッフ機能を使うこととする。

【0056】図4に本発明のクロック(CLK)周波数調整機能部の構成例を示す。図4において、31、32、33、34はCLK周波数変換回路、35は局内CLKBIT位相同期回路、36はオーバーヘッド挿入/分離回路(OHINS/DRP)、37は書き込み/読み出し回路、38は時分割多重分離回路(MUX/DMX)である。ここで、網同期のCLK周波数を $f_2$ とし、局内クロック供給装置(Building Integrated Timing Supply: BITS)と同期しているとする。また、ルータあるいは他の装置からの入力CLK周波数を $f_1$ 、 $f_1'$ とする。ここで、 $f_1 < f_2 < f_1'$ とする。また、新規OHを挿入するため、多重化する前に周波数が上昇するので、その周波数を $f_3$ とする。従って、多重化された周波数は $f_3 \times n$ である。SDHのポインタのように最終的にSDH~非SDH変換の際にポインタ値によりパルス挿入除去を行う方式とは異なり、本方式では、多重装置の入り口でスタッフ処理を行うと、多重装置の出口でパルス挿入除去により、必ず元の周波数に戻す必要がある。従って、デスタッフジッタが多重装置毎に累積する。

【0057】本発明では、周波数の異なる(少数の)ルータ接続のために、網同期系の信号までもがデスタッフ

ジッタの影響を受けてしまうという問題を避ける必要がある。旧スタッフのように必ず正スタッフが始まるのではなく、網同期クロック信号はスタッフ処理なしとする。図4において、CLK周波数変換回路31、32がアクティベートされている状態であり、その他はスタッフ処理は起きていない。ここで、スタッフ処理の必要ない網同期系入力ではこのCLK周波数変換回路を省いても良い。本発明では、正負両スタッフの機能が必要で、新規OHにはスタッフ処理の発生と種類を通知するメッセージ、負スタッフ時にペイロード信号を格納するためのビット・バイトが必要である。図4において、ルータからの入力 $f_1$ はCLK周波数変換回路により $f_2$ に乘せ変えられる。この時、情報ビットが不足するので余剰ビットが挿入される。また、入力 $f_1'$ に対しては $f_2$ に変換されるが、この時、情報があふれてしまうので、あふれた情報を新規OHに格納して伝送する。ここで、SDHがバイト多重方式により、スタッフィングが8ビット単位であったが、本実施の形態でビットインターリーブを用いればスタッフィングも1ビット単位で行うことができる。

【0058】図5は本発明の伝送システムの第2の実施の形態、ここではリング構成を有するWDM-NWに適用した例を示す。図5において、40はWDM-NWであり、他のネットワークとの境界部(出入口)に配置されるTDM伝送装置(40Gigabit/s TDH Ring System: 40GTS)41と、波長分割多重分離装置(WDM-MUX/DMX)42と、WDM-NW40全体を管理するオペレーションシステム(40G NE-OPS)43とを備えている。なお、40GTR41は波長多重数、ここでは $n$ に対応した数だけ、境界部毎に実装される。また、第1の実施の形態と同様にDPTリング21、OC-192BLSR22、STM-16LT23、GbE26等が収容されている。ここで、一波長当たり40Gbit/sのチャンネルにおいてリングを構成するため、40GTR41は第1の実施の形態の40GTSに方路設定用のクロスコネクタ(XC)を追加した構成を備えている。本実施の形態ではこのXC機能に関して簡素な構成を使用する。現状のSONET ADMのXCは2.4Gbit/s~10Gbit/sの大束の伝送路から50Mbit/sという単位のパスをハンドルしている。即ち、10Gbit/sでは192本のパスをハンドルしており、また、BLSR切替の場合等は故障の際のループバックをXCで行っていること等より、XC容量は40Gbit/s  $\times$  40Gbit/sが必要である。また、XCには通常、時間スイッチ(T-SW)を用いており、基本的にメモリの書き込み読み出しアドレスを制御することによりポート間のスイッチを実現している。従って、メモリの動作速度(<100MHz)にまでパラレル展開しなければならない。

【0059】本実施の形態ではハンドルする容量を2.

4 G b i t / s あるいは 10 G b i t / s に限定し、また、セクタベースのSWを用いることによりXC構成を簡単化する。通常、XCは完全線群SWが用いられており、どのポートも所望のポートに出力できる。本発明ではこれも簡素化し、高速伝送路から入ってきた信号を落とすかスルーするか、また、低速入力を高速伝送路に乗せるかスルーするか、という選択回路、即ちセクタによってXCを実現する。このセクタには電気の同軸セクタを用いても良い。この方式を採用することによる制限は、Add/Dropする信号を乗せた低速パッケージを任意のインターフェーススロットに割り当てることができないことである。

【0060】本実施の形態ではリングネットワークを一つのサブネットワークとして監視制御する方法についても簡素化する。従来、マルチベンダ環境を前提としてQ3インターフェースがCMIP (Common Management Information Protocol) をベースに標準化されてきたが、電文メッセージやデータの規定が詳細にわたり、実装するに重い機能が多く、現実にはパフォーマンスがでないケースが多い。最近ではCORBA (Common Object Request Broker Architecture) をベースに開発が進められているが、実際のパフォーマンスについては不明な点が多い。最も簡単なのはIPネットワークの標準であるSNMP (Simple Network Management Protocol) であり、本実施の形態ではこの方式を採用する。但し、TL1あるいはCORBAを用いても良い。この方式では世界中の全てのルータを監視制御できるが、機能上の制約がある。その一つは管理オブジェクトの生成や制御ができないことであり、もう一つは自立的にアラームやレポートを発出できない点である。管理オブジェクトの生成・制御については、特にコネクションの生成についての問題がある。これについては40 G b i t / s 分中の2.4 G b i t / s のタイムスロットで管理することにより、その代替手段とする。即ち、タイムスロットが使われているかいないかの2元フラグ管理のみとする。コネクション名あるいはコネクション警報は管理しない。また、自立的なアラームレポートについては、保守者が定期的にサブネットワークあるいは装置に情報を取りに行くことで、ネットワーク監視の代替手段とする。あるいは定期的もしくは自動的にある重要な情報のみを取得するプログラムを用いても良い。

【0061】図6、図7は本発明の伝送システムの第3の実施の形態、ここではリング構成を有するWDM-NWの出入口に配置されるTDM伝送装置、特にオプション機能を備えたTDM伝送装置の構成を示すものである。第1、第2の実施の形態では、伝送路故障等の場合はクライアント側のプロテクションによって故障が救済される。即ち、DPTリングではIPS (Intelligent Protection Switching) で救済されるし、OC-192ではBLSRで故障が救済される。

【0062】しかしながら、全世界には切替機能の無いLT装置が市場に出回っており、クライアントによってはWDM-NW側で切り替えてほしいという要望も十分考えられる。そこで、本実施の形態では、プロテクション機能を低速トリビュタリの一部のインタフェース (IF) カードの中に内蔵し、プロテクションをWDM-NWに要求するクライアントに対してのみ、このIFを用意することでオプション機能として故障救済を実現する。まず、前提として、SDHのインタフェースであること、切替ありの低速IFからは信号が2分岐されて高速側伝送路に右回り・左回りそれぞれのルートに送出されることとする。

【0063】図6において、51、52、53は低速IF、55はTDM及び新規OH挿入・終端処理部である。WSに対応する低速IF 51は、SDH物理インタフェース (SDH Physical Interface : SPI)、SDHフレーム同期回路 (SDH Frame Synchronization : SYNC)、SONET/SDH処理部 (Pointer Processor (w/o stuffing) : PTR) 及びIPルーティング処理部 (IP) からなり、また、STM-16LTに対応する低速IF 52は、SPI、SYNC及び伝送路保護回路 (Multiplex Section Protection : MSP) からなり、また、BLSR、DPTリングに対応する低速IF 53は、物理インタフェース (Physical Interface : PI) からなっている。

【0064】また、TDM及び新規OH挿入・終端処理部54は、クロック調整機能部 (CLK)、誤り訂正符号挿入・検出機能部 (FEC)、XCを含む時分割多重分離回路 (MUX/DMX) (なお、第1の実施の形態の40 GTSに対応するものではXCは含まない。) 及びPIからなっている。

【0065】図6ではプロテクション無しのSTM-16LTからの2.4 G b i t / s 信号を低速IF 52内のSPIが受信する。次に、低速IF 52内のSYNCでSDHフレーム同期をとり、K1、K2バイトの位置を検出する。もし低速LTからのK1、K2 100であれば、プロテクションがアクティベートされる。そうでない場合はプロテクションは働かない。

【0066】高速伝送路側で故障が起きると、低速IF 52内のSYNCがLOS (Loss of Signal)、LOF (Loss of Frame) を検出し、低速IF 52内のMSPに通知する。MSPはWDM-NWにおいて対向するTDM伝送装置中の低速IFのMSPに向かってSF (Signal Failure) をK1、K2バイトを用いて転送する。SFを受け取った対向装置中の低速IFのMSPはSDHセクション切替と同様に切替を実行し、切替えた旨、SF発出元にRR (Reverse Request) を送出する。RRを受け取ったMSPは自局側を切り替えてプロテクションが完了する。

【0067】図7において、51、52、53、54は

低速IF、55はTDM及び新規OH挿入・終端処理部である。WSに対応する低速IF51は、SDH物理インタフェース(SDH Physical Interface: SPI)、SDHフレーム同期回路(SDH Frame Synchronization: SYNC)、SONET/SDH処理部(Pointer Processor (w/o stuffing): PTR)及びIPルーティング処理部(IP)からなり、また、STM-16LTに対応する低速IF52は物理インターフェース(PI: Physical Interface)と伝送路保護回路(Optical Channel Protection: OchP)からなり、またBLSRに対応する低速IF53は、PIのみからなっており、IP/SDHに対応する低速IF54はPIとCLK調整機能部からなっている。またTDMおよび新規OH挿入終端処理部55は、クロスコネクタ(XC)、誤り訂正符号挿入・検出機能部(FEC)、時分割多重分離回路(MUX/DMX)およびPIからなっている。(なお第1の実施の形態の40GTSに対応するものではXCは含まない。)高速伝送路で故障が起きると、装置がLOS(Loss of Signal)またはLOF(Loss of Frame)あるいはAIS(Alarm Indication Signal)を検知し、低速IF内のOchPに通知する。OchPはWDMネットワークにおいて対向するTDM伝送装置中の低速IFのOchPに向かってSF(Signal Failure)を新規オーバーヘッドを用いて転送する。SFを受け取った対向装置中の低速IFのOchPは切替を実行し、切り替えた旨SF送元にRR(Reverse Request)を送出する。RRを受け取ったOchPは自局側を切り替えてプロテクションが完了する。

【0068】このプロトコルはITU-TのG. 841に書かれているSDHのAPS(Automatic Protection Switching)と同じものが使用できる(ITU-T Recommendation G. 841r Types and characteristics of SDH network protection architectures, 1995参照)。ここでは1+1のAPSシーケンスでも良いし、また、N:1のAPSシーケンスでも良い。異なる点は高速伝送路の切替のシーケンスを低速IFの中に実装していること、低速IF毎にオブション化されていること、1+1のAPSの場合は低速信号を高速側に2重に開通しなければならないこと(1:NのAPSの場合は必要な分だけの予備経路確保)、SDHのセクション切替にも拘わらずWDM-NWからはパス切替のように見えること等である。

【0069】本実施の形態では、さらにもう一つのオプション機能についての発明を含んでいる。即ち、図6、7において、クライアント端末WSは直接低速IF51に収容されているが、これは多数の低速ポートを持ったIF51内にSONET/SDH処理部PTR及びIPルーティング処理部IPが実装され、ルータの機能を内蔵し、IPルーティングを行う機能を備えているためである。ここで、ルーティングは自局の同じIFの別ポートへの出力でも良いし、高速伝送路を挟んだ対向装置の低速IF(ルーティング機能あり)のあるポートへの出

力でも良い。

【0070】図15は本発明による伝送システムの第4の実施例の構成を示すブロック図である。多重装置101は、光信号を受信する受信部102、周波数同期部103、共通制御部104、多重変換部105、光信号を送信する送信部106及びクロック供給部107を具える。受信部102では、低速の光信号を光電変換し、周波数同期部103に入力する。周波数同期部103では、低速デジタル信号から抽出した再生クロックと網同期した発振器から供給されるクロックとの位相差を検出し、その大きさが一定の正スタップしきい値を超えた時に正スタップを実行し、一定の負スタップしきい値を下回った時に負スタップを実行し、低速デジタル信号を同期化する。オーバーヘッドはスタップ情報転送領域と負スタップ用ビットから構成され、スタップ処理を行ったか否かの情報が分離装置111に送られる。多重変換部105では、同期化されたデジタル信号とオーバーヘッドとを合成し、他の低速デジタル信号と時分割多重する。生成された高速デジタル信号は、送信部106によって光信号に変換され、通信路へ送出される。

【0071】分離装置111は、多重化された高速デジタル信号を受信する受信部112、多重分離部113、周波数復元部114、共通制御部115及び復元した低速デジタル信号を送信する送信部116を具える。受信部112では、多重化された高速デジタル信号を光電変換し、多重分離部113に入力する。多重分離部113では、高速デジタル信号を複数の低速デジタル信号に多重分離し、周波数復元部114に入力する。周波数復元部114では、スタップ情報転送領域を参照し、正スタップ処理がなされている場合はスタップビットを除去し、負スタップ処理がなされている場合は負スタップ用ビットからデータを読み出し、低速デジタル信号を復元する。送信部116では、復元された低速デジタル信号を低速伝送装置へ送信する。

【0072】スタップビットを除去するデスタップ処理を行うと復元したクロックに必ず位相変動、即ちデスタップジッターが発生する。しかし、低速デジタル信号が同期デジタル信号であり再生したクロックの周波数が網同期クロックの周波数と一致している場合は、位相差は常に正スタップしきい値と負スタップしきい値とによって規定される一定範囲内に留まるため、正負スタップ処理は実行されない。従って、同期デジタル信号に対しては、正負スタップ処理に伴う同期品質劣化を引き起こすことなく、同期デジタル信号と非同期デジタル信号とを多重化することができる。また、全ての低速デジタル信号に対して正スタップ処理により周波数同期を行う構成としてもよい。この場合、同期信号に対してもスタップ処理を行うため、デスタップによる同期品質劣化が起きる。しかし、正スタップ処理回路は正負スタップ処理回路より簡易な構成で実現できるため、低速

ディジタル信号のインターフェースに具えられる周波数同期機能のコストを低くすることができる。また、網同期した超高速クロックを生成するための技術的課題を回避することができる。また、多重化信号のクロック周波数を自由に設定できるため、スタップパルス挿入する割合を高くし、分離装置でフェーズロックループを用いてデスタップジッターを抑圧することができる。

【0073】図16は本発明による伝送システムの第5の実施の形態の構成を示すブロック図である。この実施の形態では、非同期ディジタル信号のインターフェースのみに正負スタップ処理による周波数同期機能を具える。同期ディジタル信号に対しては周波数同期機能を省略することにより、装置の低コスト化を図ることができる。図17は本発明による伝送システムの多重装置101における周波数同期部103の構成例を示すブロック図である。入力する低速ディジタル信号はXビットバッファメモリ（Xは整数）201及びX-1ビットバッファメモリ202両者に蓄積され、同時に、クロック抽出部203で入力する低速ディジタル信号からクロックが抽出され、クロックカウンタ204でカウントされる。カウント結果が制御パルス発生コントローラ205に転送され、装置クロック発生部209のクロック数との比較により、制御パルス発生部206、207及び208が駆動される。入力信号から抽出されたクロックのカウントが装置クロック発生部209のクロックのカウントと一致している場合には、Xビットバッファメモリ201から順次データが読出され、X-1ビットバッファメモリ202からは読出されない。新規オーバーヘッド210により、スタップ処理は行われたい旨の情報がオーバーヘッド挿入部211に送られる。

【0074】入力信号から抽出されたクロックのカウントが装置クロック発生部209のクロックのカウントより少ない場合には、Xビットバッファメモリ201からの読出しが一時中止され、X-1ビットバッファメモリ202からも読出されない。新規オーバーヘッド210により、正スタップ処理が行われた旨の情報がオーバーヘッド挿入部211に送られる。入力信号から抽出されたクロックのカウントが装置クロック発生部209のクロックのカウントより多い場合には、Xビットバッファメモリ201への書込みが一時中止され、Xビットバッファメモリ201及びX-1ビットバッファメモリ202両者からデータが読出される。新規オーバーヘッド210により、X-1ビットバッファメモリ202から読出されたデータ及び負スタップ処理が行われた旨の情報がオーバーヘッド挿入部211に送られる。このようなスタップ処理によって、入力された低速ディジタル信号が同期化され多重変換部105に入力される。多重変換部105では、複数の同期ディジタル信号を時分割多重して高速ディジタル信号を生成し、伝送路に送出する。図18は本発明による伝送システムの分離装置111における周波数復元部114の構

成例を示すブロック図である。装置クロック発生部304では、多重分離部113から入力される同期ディジタル信号から抽出されたクロックに基づいて装置クロックを生成する。オーバーヘッド分離部301で、この装置クロックを用いて同期ディジタル信号からスタップ情報転送用オーバーヘッド及び負スタップ用オーバーヘッド302が読出され、制御パルス発生コントローラ305がスタップ処理の有無を判定する。同期ディジタル信号はXビットバッファメモリ303に入力される。

【0075】スタップ処理が行われていない場合には、電圧制御発振器310と装置内クロックが同期した周波数でXビットバッファメモリ303から順次データが読出される。正スタップ処理が行われていた場合には、制御パルス発生コントローラ305が、正スタップ回数を長い時間で平均化処理して電圧制御発振器310を制御し、読出しクロックを調整すると共に、制御パルス発生部308により、スタップパルス挿入位置でXビットバッファメモリ303の書込みクロックが除去され、デスタップが行われる。負スタップ処理が行われていた場合には、制御パルス発生コントローラ305が負スタップ回数を長い時間で平均化処理して電圧制御発振器310を制御し、読出しクロックが1ビット遅らされると共に、セクタ306により、負スタップ用オーバーヘッドからデータが読出される。以上により、元の周波数の低速ディジタル信号が復元される。

【0076】図19は、本発明の伝送システムにおける第6の実施の形態を説明する図である。図19は、本発明の伝送システムにおける多重装置（図15及び16の101、図17）において生成される多重化信号を、更に光時分割多重によって多重化して伝送する場合を示す図である。このように光時分割多重を用いることにより、電気回路の速度限界を超える超高速化が可能になる。

【0077】図20は、本発明の伝送における第7の実施の形態を説明する図である。図20は、本発明の伝送システムにおける多重装置において生成される多重化信号を、更に波長分割多重によって多重化して伝送する場合を示す図である。波長分割多重を用いることにより、一つの伝送路における伝送容量を拡大することができる。

【0078】図21は、本発明の伝送システムにおける第8の実施の形態を説明する図である。図21は、本発明の伝送システムにおける多重装置において生成される多重化信号を、更に光時分割多重によって多重化し、それを更に波長分割多重によって多重化して伝送する場合を示す図である。光時分割多重と波長分割多重とを併用することにより、一つの伝送路における伝送容量を大幅に拡大することができる。

【0079】

【発明の効果】当該発明によれば、その目的は、クライアント側のオーバーヘッドを含むクライアント信号全体

をトランスペアレントに時分割多重化するとともに、新規オーバーヘッド(OH)を付加し、当該新規OHにFEC用ビット、フレーム同期用ビットあるいはチャネル識別用ビット、CLK調整用ビットおよびプロテクション用ビットをそれぞれ定義した信号を送送フレームとすることで、クライアント信号に対してOHトランスペアレンシーでかつ高品質な伝送サービスを実現することにより達せられる。これにより、ユーザー信号、例えばSDHフォーマットの信号に新規オーバーヘッドを付加し、この新規オーバーヘッドを用いてスタッフ処理を行うことにより、周波数同期機能を実現し、この周波数同期機能により、ユーザー信号のオーバーヘッドの機能を使用せずに、低速デジタル信号の同期化を行い、時分割多重を行うことができる。

【0080】また新規オーバーヘッドを用いて、切替制御を行うことにより故障復旧に高品質な伝送路を得ることができる。さらにこの新規オーバーヘッドをクライアントごとに使用可能とすることで、まちまちな要求に柔軟に対応することができる。本発明によれば、数々の異なるクライアントを多重することによって伝送コストを下げ、また数々のクライアントにトランスペアレントでかつ高品質なサービスを提供することができる。特に、ビットスリップが無いという意味と、伝送路故障に自動的に信号が救済されるという意味で高品質である。また、クライアントの要求に応じて周波数調整機能と切替機能とをオプション化することができる。このことにより品質の要求が異なるクライアントを柔軟に収容できる効果がある。また、本発明によれば、電気通信事業者はSDHのポインター機能を使用せずに、同期デジタル信号及び非同期デジタル信号を安定した通信品質で多重化することができ、SDHのフレーム全体をユーザー信号扱いすることができる。このため、ユーザーは、ユーザーネットワークの監視にSDHのオーバーヘッドを利用することができる。また、ポインター機能を持っていないインターフェースカードを実装した高速ルータを電気通信事業者のネットワークへ直接収容することができる効果がある。

#### 【図面の簡単な説明】

【図1】 図1は、従来の光伝送システムにおける信号形式を示す図である。

【図2】 図2は、本発明の光伝送システムの第1の実施の形態を示すネットワーク構成図である。

【図3】 図3は、本発明の光伝送システムにおける信号形式の一例を示す図である。

【図4】 図4は、本発明の光伝送システムにおけるクロック周波数調整機能部を示す構成図である。

【図5】 図5は、本発明の光伝送システムの第2の実施の形態を示すネットワーク構成図である。

【図6】 図6は、本発明の光伝送システムの第3の実施の形態を示す装置構成図である。

【図7】 図7は、本発明の光伝送システムの第3の実施の形態を示す装置構成図であり、40Gbit/s TDM Ring System 装置構成図とオプション機能実施例を示した図である。

【図8】 図8は、スタッフ同期方式の原理を説明するための図である。

【図9】 図9は、スタッフ同期多重変換装置の構成を示すブロック図である。

10 【図10】 図10は、スタッフ同期多重分離装置の構成を示すブロック図である。

【図11】 図11は、SDHのSTMフレームを示す図である。

【図12】 図12は、ポインターを示す図である。

【図13】 図13は、正スタッフ処理を説明するためのSDHのSTMフレームを示す図である。

【図14】 図14は、負スタッフ処理を説明するためのSDHのSTMフレームを示す図である。

【図15】 図15は、本発明による同期多重伝送システムの第4の実施例の構成を示すブロック図である。

20 【図16】 図16は、本発明による同期多重伝送システムの第5の実施例の構成を示すブロック図である。

【図17】 図17は、本発明による同期多重伝送システムの多重装置の周波数同期部の構成例を示すブロック図である。

【図18】 図18は、本発明による同期多重伝送システムの分離装置の周波数復元部の構成例を示すブロック図である。

【図19】 図19は、本発明による同期多重伝送システムの第6の実施例を説明する図である。

30 【図20】 図20は、本発明による同期多重伝送システムの第7の実施例を説明する図である。

【図21】 図21は、本発明による同期多重伝送システムの第8の実施例を説明する図である。

#### 【符合の説明】

10, 40: WDM-NW

11, 41: TDM伝送装置

12, 42: WDM-MUX/DMX

13, 43: 40G NE-OpS

21: DPTリング

40 22: BLSR

23: STM-16LT

24: WS

25: GSR

26: GbE

31~34: CLK周波数変換回路

35: 局内CLKBIT位相同期回路

36: OH INS/DRP

37: 書き込み/読み出し回路

38: MUX/DMX

50 51~54: 低速IF

55: TDM及び新規OH挿入・終端

101 多重装置

102 受信部

103 周波数同期部

104 共通制御部

105 多重変換部

106 送信部

107 クロック供給部

111 分離装置

112 受信部

113 多重分離部

114 周波数復元部

115 共通制御部

116 送信部

201 Xビットバッファメモリ

202 X-1ビットバッファメモリ

203 クロック抽出部

204 クロックカウンタ

205 制御パルス発生コントローラ

206、207、208 制御パルス発生部

209 装置クロック発生部

210 新規オーバーヘッド

211 オーバーヘッド挿入部

301 オーバーヘッド分離部

302 負スタック用オーバーヘッド

303 Xビットバッファメモリ

304 装置クロック発生部

305 制御パルス発生コントローラ

306 セレクタ

307、308 制御パルス発生部

309 低域通過フィルタ

310 電圧制御発振器

411 クロック抽出部

412 バッファメモリ

413 タイミング発生部

414 スタッフ制御部

10 415 多重変換部

416 位相比較部

421 多重分離部

422 クロック抽出部

423 バッファメモリ

424 デスタック制御部

425 フェーズロックループ

426 位相比較部

427 低域通過フィルタ

428 電圧制御発振器

20 431 セクションオーバーヘッド

432 ペイロード

433 ポインター

434 ユーザー情報

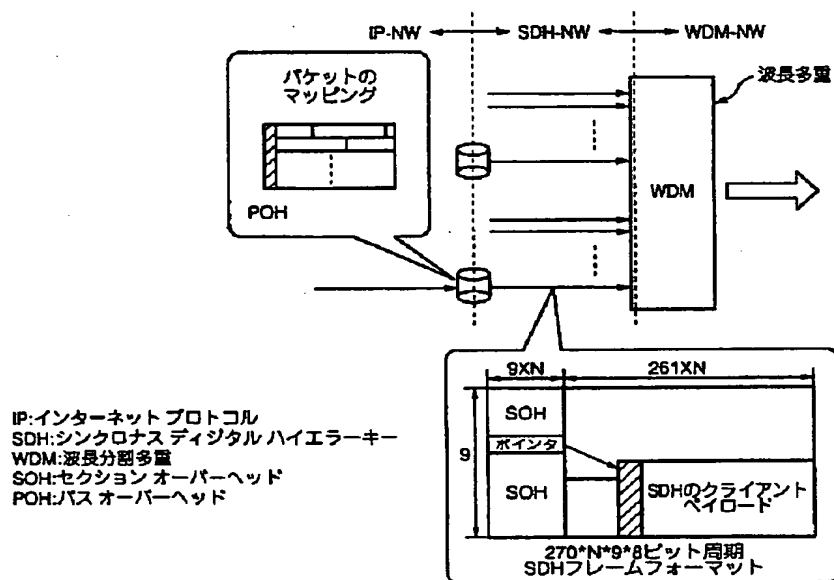
441 ポインター

442 スタッフバイト

451 ポインター

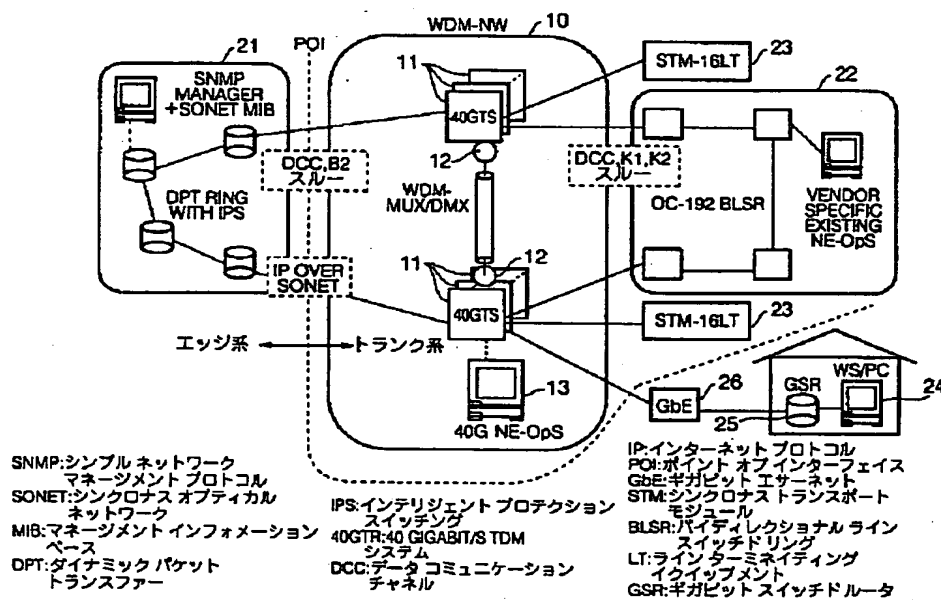
452 ユーザー情報

【図1】

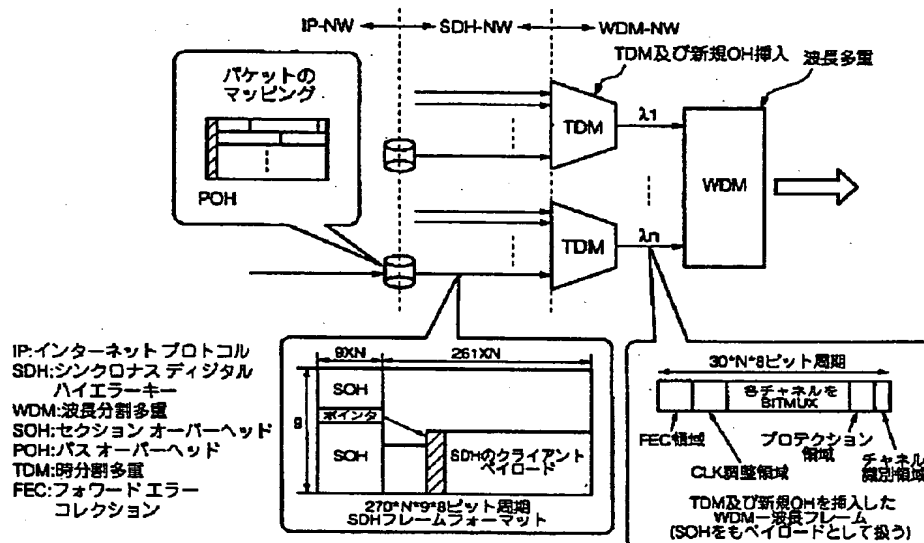




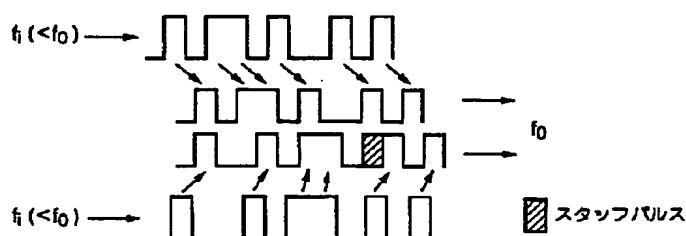
【図2】



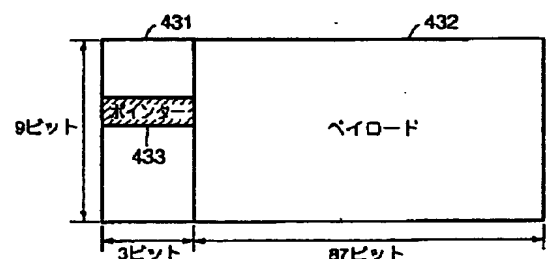
【図3】



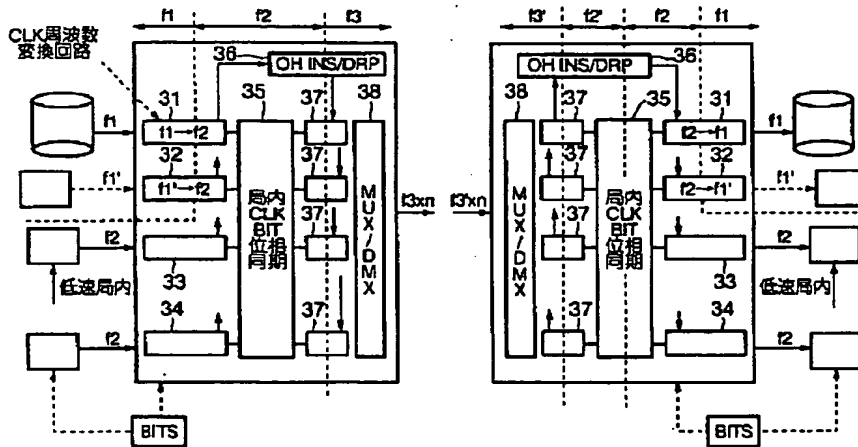
【図8】



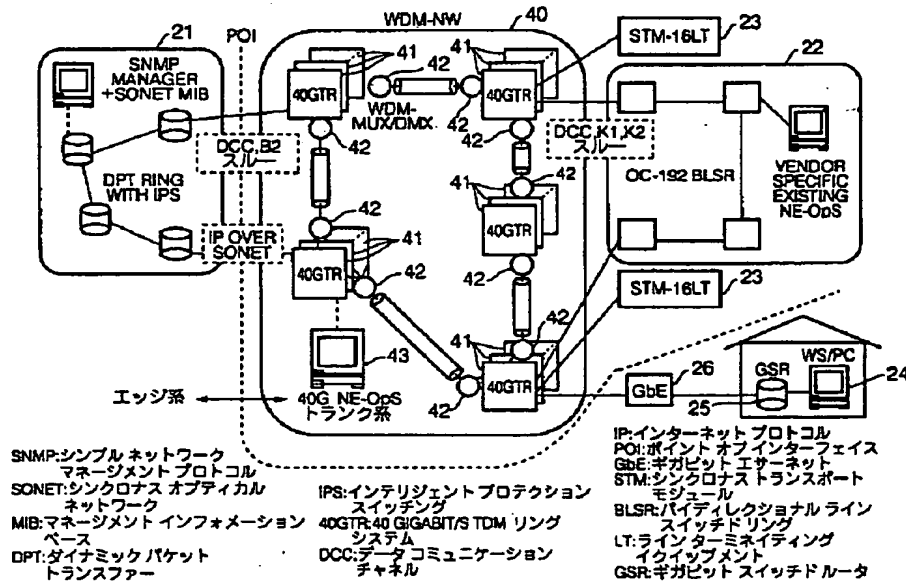
【図11】



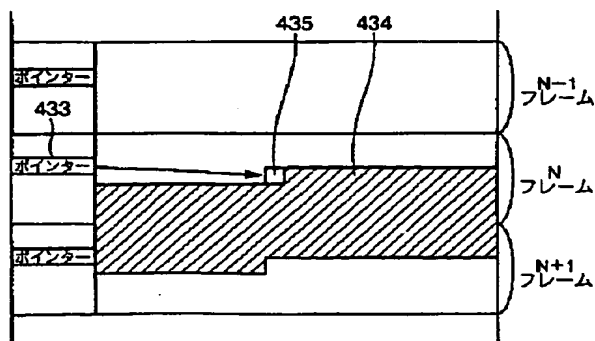
【図4】



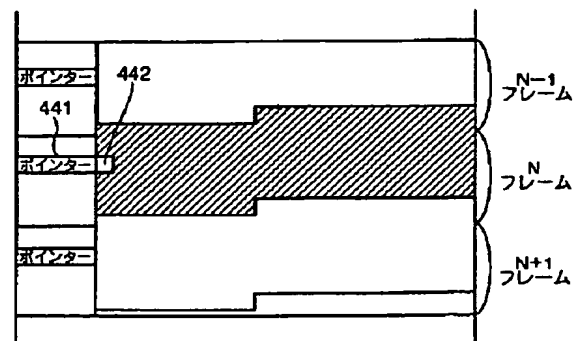
【図5】



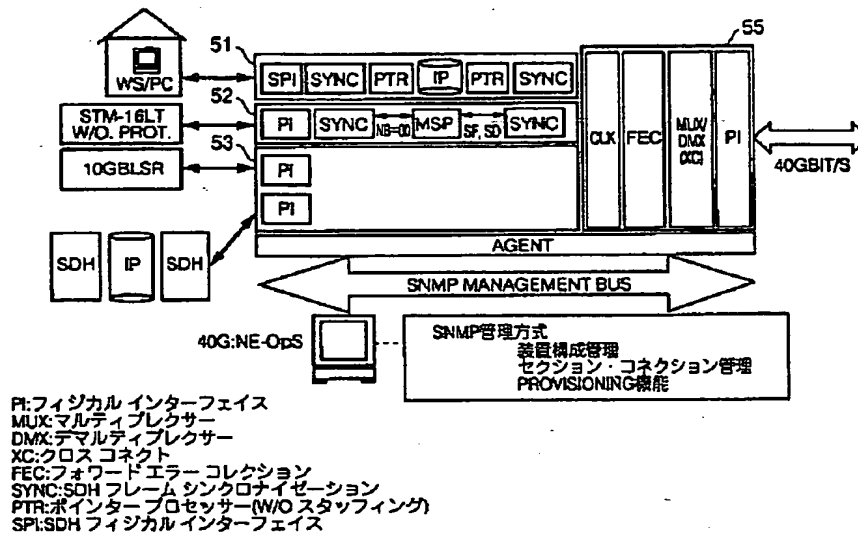
【図12】



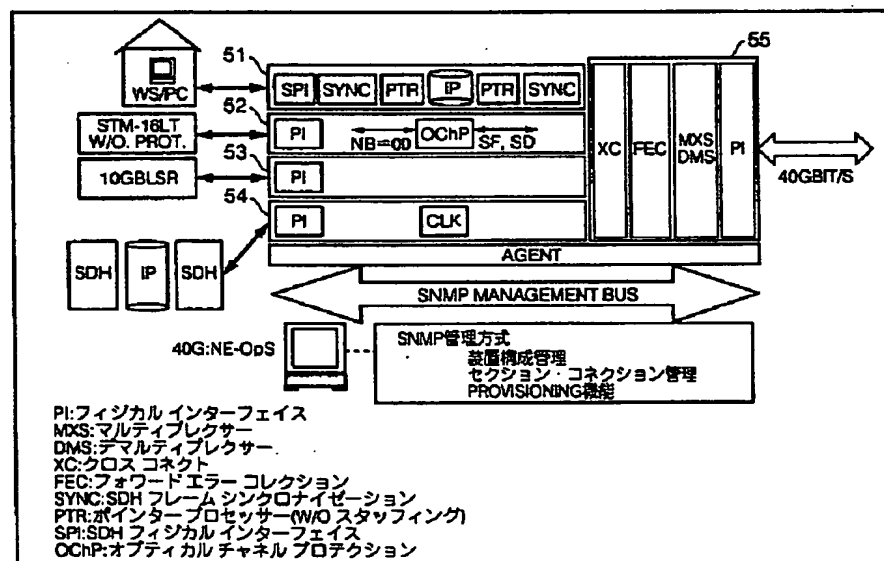
【図13】



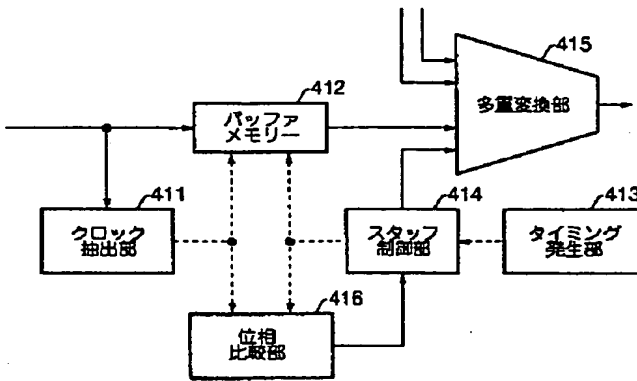
【図6】



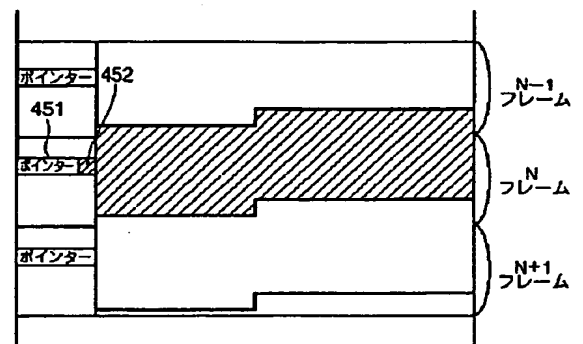
【図7】



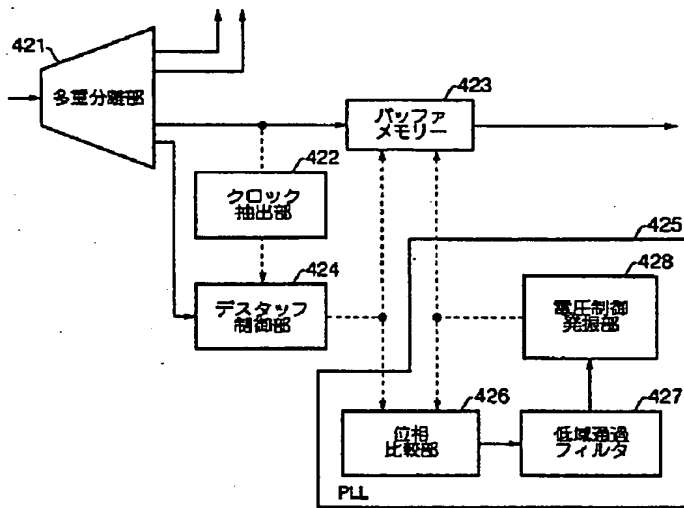
【図9】



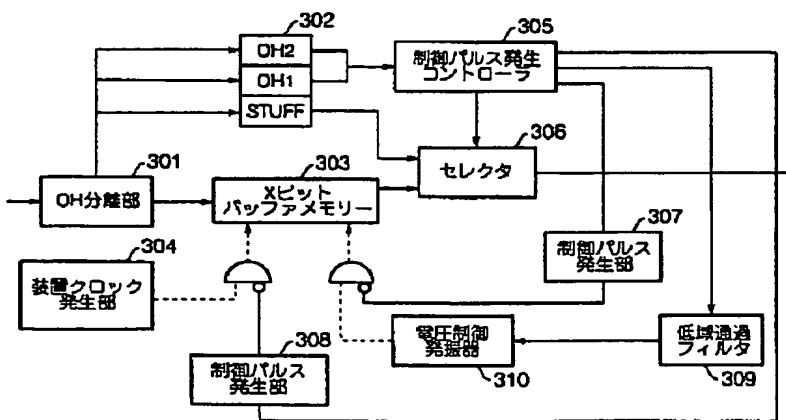
【図14】



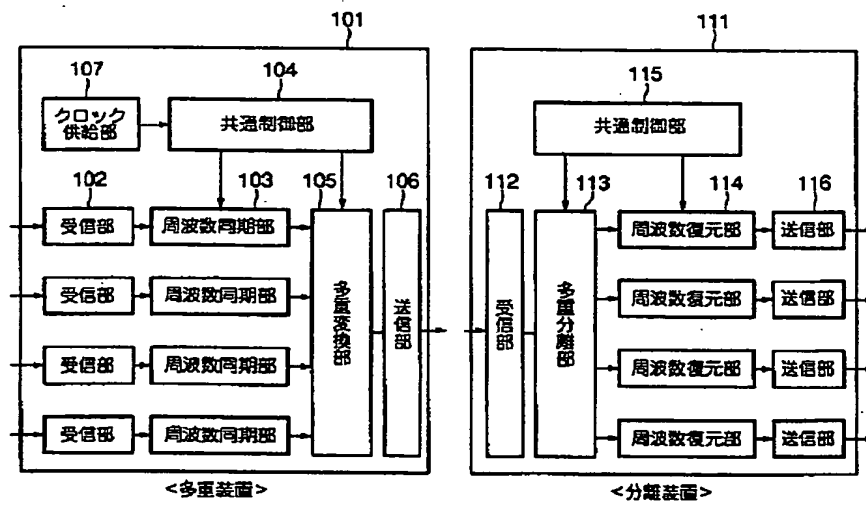
【図10】



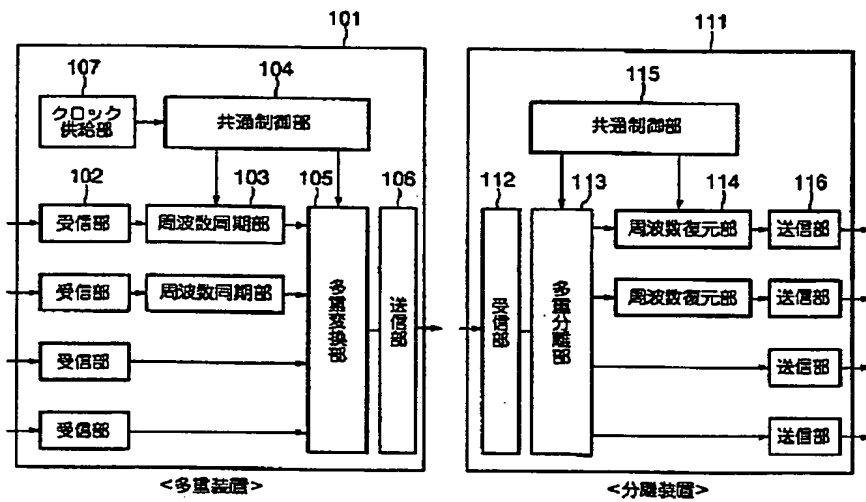
【図18】



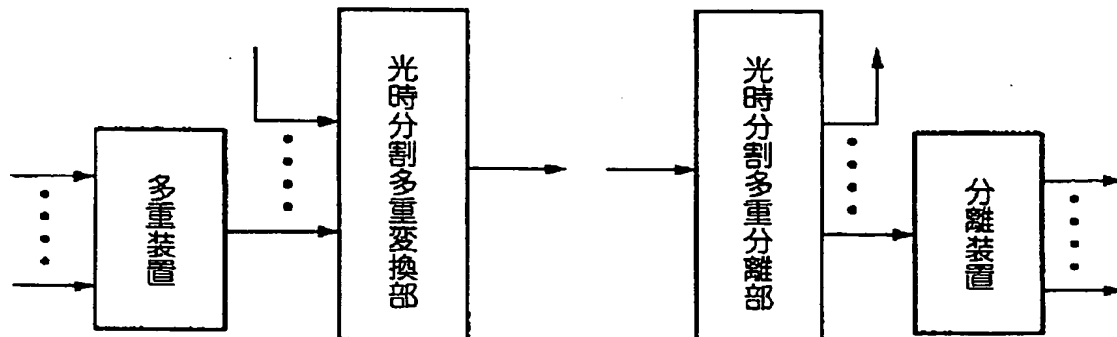
【図15】



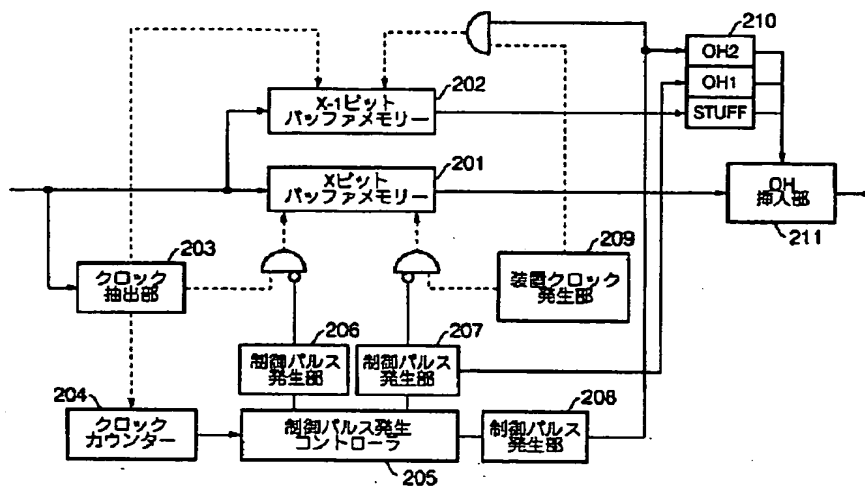
【図16】



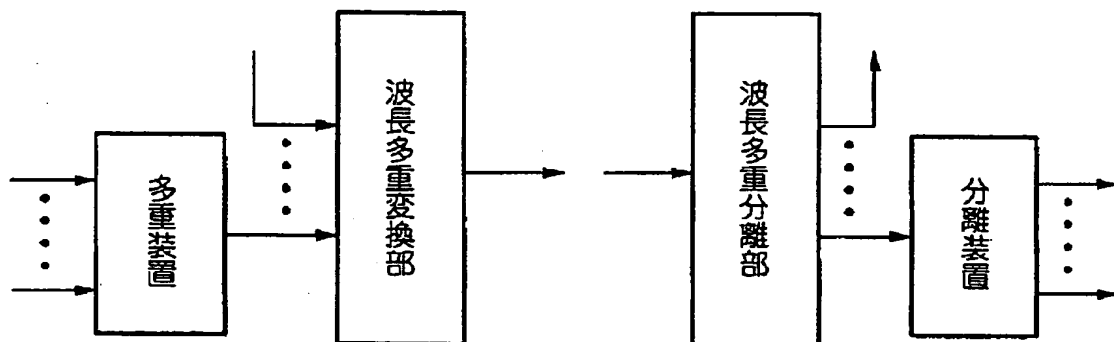
【図19】



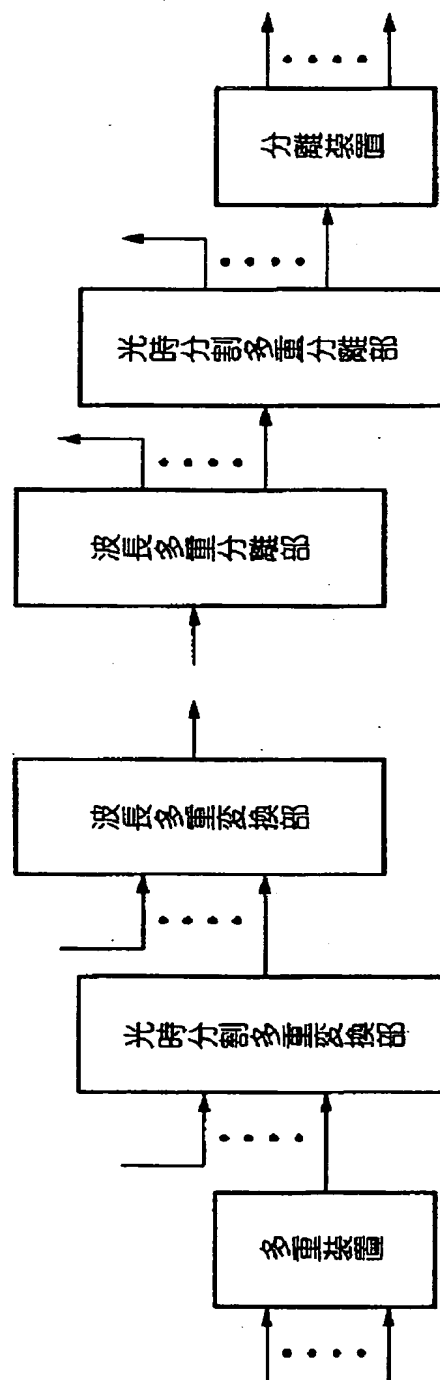
【図 17】



【図 20】



【図21】



フロントページの続き

(72)発明者 宮本 裕  
東京都千代田区大手町二丁目3番1号 日  
本電信電話株式会社内

(72)発明者 小野 隆  
東京都千代田区大手町二丁目3番1号 日  
本電信電話株式会社内

(72)発明者 鳥羽 弘  
東京都千代田区大手町二丁目3番1号 日  
本電信電話株式会社内

Fターム(参考) 5K002 BA05 DA02 DA03 DA05 DA11  
FA01  
5K028 AA01 AA06 BB08 KK01 KK03  
MM19 NN01 NN31 NN51 NN57  
PP01 PP21 QQ01 RR04 SS24  
TT01 TT05  
5K047 AA15 BB02 CC02 GG12 GG46  
HH01 HH54 KK11 MM02 MM24  
MM50 MM56